

KOREAN PATENT ABSTRACT(KR)

(11) Patent No.: 1995-0002943
(21) Application No.: 1991-0007935
(65) Publication No.: 1991-0020473
(51) IPC Code:
G02F 1/133

(45) Patent Date : 28.03.1995
(22) Application Date : 16.05.1991
(43) Publication Date : 20.12.1991

(54) TITLE OF THE INVENTION

ACTIVE MATRIX CONFIGURATION OF LIQUID CRYSTAL DISPLAY

<Abstract>

A liquid crystal display includes a transparent substrate, a transparent pixel electrode, a thin film transistor, a data bus, a gate bus, and an insulation layer. The transparent pixel electrode is arranged in a matrix format on the transparent substrate. The thin film transistor includes a drain connected to the transparent pixel electrode and is arranged in the matrix format. The data bus is connected in common to each source terminal of the thin film transistor of each column. The gate bus is connected in common to each gate terminal of the thin film transistor of each row. One surface of the insulation layer is connected to an arrangement of the transparent pixel electrode. In an active matrix configuration of the liquid crystal display, the respective data bus includes molybdenum alloy including chromium of 0.5~10%.

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁶
G02F 1/133

(45) 공고일자 1995년03월28일
(11) 공고번호 95-0002943

(21) 출원번호	특1991-0007835	(65) 공개번호	특1991-0020473
(22) 출원일자	1991년05월16일	(43) 공개일자	1991년12월20일
(30) 우선권주장	2-124076 1990년05월16일 일본(JP) 2-124075 1990년05월16일 일본(JP) 2-124080 1990년05월16일 일본(JP) 2-124081 1990년05월16일 일본(JP)		
(71) 출원인	호시덴 가부시기가이샤 후쿠하시 켄지 일본국 오오사카후 아오시 기타큐우호요지 1조오메 4반 33교닛뽕덴신영 와 가부시기가이샤 코지마 시토시 일본국 도오쿄오도 지요다구 우찌사이와이조오 1조오메 1반 6고		
(72) 발명자	카와다 타다마치 일본국 도오쿄오도 지요다구 우찌사이와이조오 1조오메 1반 6고 닛뽕덴 신영와 가부시기가이샤나미 오다 쓰토무 일본국 도오쿄오도 지요다구 우찌사이와이조오 1조오메 1반 6고 닛뽕덴 신영와 가부시기가이샤나미 카쿠다 노부히코 일본국 도오쿄오도 지요다구 우찌사이와이조오 1조오메 1반 6고 닛뽕덴 신영와 가부시기가이샤나미 카토 히아 일본국 도오쿄오도 지요다구 우찌사이와이조오 1조오메 1반 6고 닛뽕덴 신영와 가부시기가이샤나미 오카무라 마사미치 일본국 도오쿄오도 지요다구 우찌사이와이조오 1조오메 1반 6고 닛뽕덴 신영와 가부시기가이샤나미 아오끼 시게오 일본국 후고젠 코오베시 니시구 타카즈카다이 4조오메 3반 1고 호시덴가 부시기가이샤 카이하즈기쥬쓰렌류쇼나미 우가이 아스히로 일본국 후고젠 코오베시 니시구 타카즈카다이 4조오메 3반 1고 호시덴가 부시기가이샤 카이하즈기쥬쓰렌류쇼나미 타루타 키요시 일본국 후고젠 코오베시 니시구 타카즈카다이 4조오메 3반 1고 호시덴가 부시기가이샤 카이하즈기쥬쓰렌류쇼나미 스나타 토미히사 일본국 후고젠 코오베시 니시구 타카즈카다이 4조오메 3반 1고 호시덴가 부시기가이샤 카이하즈기쥬쓰렌류쇼나미 사이토 히로시 일본국 후고젠 코오베시 니시구 타카즈카다이 4조오메 3반 1고 호시덴가 부시기가이샤 카이하즈기쥬쓰렌류쇼나미		
(74) 대리인	신종훈		

심사관 : 김해성 (특허공보 제9917호)

(54) 액정표시소자의 액티브 매트릭스 구조

요약

내용 없음.

대표도

도1

[발명의 명칭]

[발명의 명칭]

액정표시소자의 액티브 매트릭스 구조

[도면의 간단한 설명]

제1도는 종래의 액티브 매트릭스 구조를 설명하기 위한 모식도

제2도는 신호유지용량이 형성된 종래의 액티브 매트릭스 구조를 설명하기 위한 모식도

제3도는 본 발명의 액티브 매트릭스 구조의 1화소 단계를 표시한 평면도

제4도는 제3도의 선(IV-IV)을 따라서 취한 단면도

제5도는 본 발명의 액티브 매트릭스 구조의 주변단자부를 표시한 평면도

제6도는 제5도의 선(VI-VI)을 따라서 취한 단면도

제7도는 물리브덴트랜지스터의 예측속도를 표시한 그래프

제8도는 물리브덴트랜지스터를 배선에 적용한 액티브 매트릭스 구조에 있어서의 1화소 단계를 표시한 단면도

제9도는 스퍼터링 가스중에 있는 질소농도와 스퍼터링에 의해 형성된 물리브덴막의 예측속도사이의 관계를 표시한 그래프

제10도는 질소를 사용하지 않은 스퍼터링에 의해 퇴적된 Mo막과 Al막의 적층배선의 예측예를 표시한 단면도

제11도는 질소를 사용한 스퍼터링에 의해 퇴적된 Mo막과 Al의 적층배선의 예측예를 표시한 단면도

제12도는 질소를 사용한 경우와 질소를 사용하지 않은 경우의 스퍼터링에 의해 퇴적된 Mo 적층의 예측예를 표시한 단면도

제13도는 질소농도를 순차적으로 변화시키면서 스퍼터링에 의해 퇴적된 Mo막의 예측예를 표시한 단면도

* 도면의 주요부분에 대한 부호의 설명

10 : 유리기판

11 : 데이터버스

11a : IT0층

11b : 물리브덴함금층

11A, 27, 28, 32A, 33A, 33B : 개구부

11X, 32X, 33X : 외부도출단자 12 : 절연층

13 : 게이트버스

14 : 투명화소전극

17 : 신호유지용 용량전극

18 : 광차단층

19 : 신호유지용량

20 : 박막트랜지스터

21 : 동공층보호막

22 : 소스전극

23 : 드레인전극

24, 24a : 반도체층

25 : 게이트절연막

29 : 신호유지용 용량버스

31 : 접속선

35 : 배선

43, 44 : 물리브덴막

45 : Al막

100 : 표시영역

[발명의 상세한 설명]

본 발명은 평면디스플레이 등에 사용되는 액정표시용 액티브 매트릭스 구조에 관한 것이다.

최근, 액정을 사용한 표시장치는, 텔레비전, 그래픽 디스플레이 등을 지향하고 또한 실용화를 위하여 개발이 한창 진행되고 있다. 특히, 각 화소에 스위칭소자를 설치한 액티브 매트릭스 구조를 가진 디스플레이 장치는 누하가 없고 또한 높은 콘트라스트를 얻을 수 있어, 고화질 평면디스플레이의 본형으로서 실용화 되고있다. 그리고, 이와 같은 액티브 매트릭스 구조를 가진 액정표시장치는 화소의 스위칭소자로서 박막트랜지스터를 사용하는 것이 일반적이다.

제1도는 종래의 액티브 매트릭스 구조를 가진 액정표시장치의 1화소의 등가회로를 표시한 도면이다. 도면에 있어서, (11)은 데이터버스이고, (13)은 게이트버스이고, (20)은 박막트랜지스터(TFT)이다. 또한, (24S)는 박막트랜지스터(20)의 소스이고, 이 소스(24S)는 데이터버스(11)에 접속되어 있다. (24D)는 박막트랜지스터(20)의 드레인이고, (13G)는 박막트랜지스터(20)의 게이트이고, 이 게이트(13G)는 게이트버스(13)에 접속되어 있다. (14)는 드레인(24D)에 접속된 투명화소전극이고, (15)는

대향거판(도시하지 않음)상에 액정층을 개재해서 형성된 투명공통전극이고, (16)은 투명화소전극(14)과 투명공통전극(15)으로 형성된 화소공함이다.

이 액티브 매트릭스 구조를 가진 액정표시장치에 있어서는, 게이트버스(13)에 행의 선택신호를 인가하여 박막트랜지스터(20)를 ON하면, 화상신호에 대응해서 데이터버스(11)에 인가되는 구동전압에 의해 화소용량(16)이 충전되고, 공통전극(15)에 대한 화소 용량(16)의 전위가 제어된다. 즉, 화상신호에 대응하는 전압이 화소용량(16)에 기록된다. 다음에, 박막트랜지스터(20)를 off하면, 화소용량(16)에 기록된 전압이 유지되어 기억된다. 이 기구는 반도체메모리 DRAM과 마찬가지로, 즉, DRAM에서는 정보를 기록하고 또한 판독하기 위한 기억소자로서 각각의 용량을 사용하나, 한편 액정표시장치에서는 화소용량(16)의 유지채를 구성하는 액정 자체의 분자배향 및 분자배향의 유지가 화소용량(16)의 전압에 의해 행해진다. 그결과, 화소용량(16)부를 통과하는 광량이 제어되고, 표시소자로서의 기능을 다할 수 있다.

그러나, 실제로는 각종의 원인에 의해 화소용량(16)에 기록된 전압은 각종의 누설전류 때문에 저하된다. 예를들면, 박막트랜지스터(20)에 사용되고 있는 비결정 Si온 공정에서도 사용되고 있을 만큼 광도전성을 가지고, 박막트랜지스터(20)가 광에 노출되면, 소스(24S)와 드레인(24D)간의 누설전류가 대폭으로 증가한다. 한편, 액정 자체의 도전율이 온도의존성도 크기 때문에, 온도상승에 의해 절연성이 대폭으로 열화해서, 액정용량(16)의 자기방전이 발생한다. 또 동시에, 박막트랜지스터(20)의 누설전류도 온도상승에 따라 증대한다. 이와 같은 각종 누설전류에 의해, 화소용량(16)의 전압은 감소하고, 액정배향의 유지가 불안정해지므로, 표시의 콘트라스트저하나 플리커등으로 지각되어 표시품질의 열화를 초래한다.

이것을 회피하기 위해서는, 제2도에 표시한 바와 같은 조치가 일반적으로 행해지고 있다. 제2도에 있어서, (18)은 박막트랜지스터(20)에 입사하는 광을 차단하는 광차단층이며, 광차단층(18)은 불투명금속으로 이루어지고, 박막트랜지스터(20)가 역스태거구조(inversely staggered structure)인 경우에는, 광차단층(18)은 액정쪽에 형성되고, 박막트랜지스터(20)가 스태거구조인 경우에는, 광차단층(18)은 기판쪽에 절연막을 개재해서 형성된다. (17)은 투명화소전극(14)과 대향해서 형성된 신호유지용 용량전극(17)은 전극의 유지용 용량버스 또는 앞단의 게이트버스(13)에 접속되어 있다. (19)는 투명화소전극(14)과 신호유지용 용량전극(17)으로 형성된 신호유지용량이며, 신호유지용량(19)의 유지채는 홀리온화막, 홀리온화막의 절연성이 좋고 또한 안정적인 절연막으로 구성되어 있다.

이와 같은 액티브 매트릭스 구조를 가진 액정표시장치에 있어서는 광차단층(18)이 형성되어 있으므로, 박막트랜지스터(20)가 입사되는 광조사에 의한 누설전류를 대폭으로 저감할 수 있다. 또한, 화소용량(16)과 병렬로 신호유지용량(19)이 형성되어 있으므로, 전체 용량에 축적되는 전하량을 대폭으로 증대시킬 수 있으므로, 온도상승등에 의한 액정용량(16)의 자기방전과 박막트랜지스터(20)의 누설전류가 온도상승등에 의해 증가하는 경우에도, 화소용량(16)의 전압변동이 허용범위내에서 유지될 수 있다. 따라서, 액정의 배향의 안정성이 증가하여, 콘트라스트저하 등을 회피할 수 있다.

그러나, 제3도내지 제6도에서, 신호유지용 용량전극(17), 유지용 용량버스(29), 광차단층(18), 데이터버스(11), 게이트버스(13)등의 어느것이든, 알루미늄(Al), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr), 탄탈(Ta), 티탄(Ti)등의 금속에 의해서 형성할 수 있다. 특히, 알루미늄은 전기저항이 낮기 때문에 버스라인(11), (13), (29)에 적합하고, 또한 광의 반사율이 크기 때문에 광차단층(18)에도 적합하다. 그러나 알루미늄막은 수 100°의 비교적 낮은 온도에서도 막의 표면에 힐록(hillcock)을 형성하기 쉬운 결점이 있다. 이에 대해서 몰리브덴은, 전기저항이 알루미늄보다 상당히 크지만, 고융점 금속이기 때문에 내열성이 뛰어나고, 또한 다른 고융점 금속에 비해서 화학적 습식etch에 의한 가공성이 비교적 용이하기 때문에 LSI등의 집적회로나 박막트랜지스터를 사용한 박막디바이스의 전극재료나, 배선재료로서 널리 사용되고 있다.

그러나, 통상의 아르곤가스를 사용해서, 몰리브덴막을 스퍼터링법에 의해서 퇴적하면, 기판에 수직의 기동형상의 조직으로 형성되는 것이 알려져 있다. 이 기동형상 조직이 막의 표면과 수직방향으로 에칭속도가 커지는 에칭이방성을 형성하고 있다. 따라서, 스퍼터링에 의해 형성된 몰리브덴막을 화학적 습식etching공예의해서 패턴형성하면, 기동형상 조직구조를 패턴전사(pattern transfer)해서 치수정밀도는 높으나, 패턴단부의 형상이 수직이 되고, 이 수직측벽이 상층에서의 배선의 단선이나 절연막의 불충분한 내전압에 의한 단락의 기인이 되는 결점이 있다.

또한, 상기 몰리브덴막은, 기동형상 조직구조이기 때문에 그리고 스퍼터링에 의한 저온막 형성에 기인하여 조직의 결함성이 취약하기 때문에 포토리소그래피나, 화학적 습식etch처리중에 현상액이나 에칭액이 막뚜게 방향으로, 즉 기동형상의 조직을 따라서 침입하기 쉽고, 이에 의해 하층의 재료를 손상하는 결점이 있다. 예를들면, 액티브 매트릭스 LCD(액정소자)에서는, 배선패선의 저항을 감소시키기 위하여 투명전극을 형성하는 ITO상에 Al(알루미늄)을 높은 적층구조를 채용하는 것이 바람직하지만, ITO와 Al을 직접 적층하면, 화학적 습식etch에서의 패턴화시에 이종 금속간의 전자작용에 의해 ITO가 우선적으로 용해되어 부식이 발생하는 문제가 있다. ITO와 Al의 중간에 몰리브덴막을 개재시킨 ITO의 부식손상은 방지할 수 있으나, 스퍼터링에 의해 퇴적된 기동형상 조직구조의 몰리브덴막의 경우에는, 현상액이나 Al 에칭액의 침입이 발생하기 쉽고, 결과적으로 ITO가 손상될 수 있고, ITO의 부식을 완전하게 방지할 수 없다. 또한, 인산에 소량의 질산을 첨가한 Al 에칭액을 사용해서 Al과 몰리브덴의 적층막을 에칭하면, 몰리브덴의 에칭속도가 Al의 에칭속도보다 매우 크기 때문에, 패턴에지에서 하층의 몰리브덴이 사이드에칭되어 오버행(over hang)이 발생하는 문제가 있다.

상기한 바와 같이, 종래 기술에 있어서는, 몰리브덴막이 기동형상 조직이고 그 패턴의 에지측면의 형상이 수직이 되기 때문에, 이 상층에 형성하는 배선층의 단선이나 절연막의 내전압부족에 의한 단락이 발생한다. 또한, 화학적 습식etch 처리시, 에칭액이 몰리브덴막의 기동형상의 조직에 침입하여, 하층의 재료를 부식하고, 또한 하층에 형성된 몰리브덴막의 에칭속도가 매우 크기 때문에 오버행이 발생하기 쉬운 등의 문제가 있다.

본 발명의 목적은, 상기 과제를 해결하기 위하여 이루어진 것으로서, 표시화질의 열화가 적고, 또한 제조비용이 저렴한 액정표시소자의 액티브 매트릭스 구조를 제공하는데 있다.

상기 목적을 달성하기 위하여, 본 발명의 제1 측면에 따른 액정표시소자의 액티브 매트릭스 구조는, 투명기판과, 상기 투명기판상에 매트릭스형상으로 배열형성된 투명화소전극과, 상기 투명화소전극에 각각 접속된 드레인을 가지고, 매트릭스형상으로 배열된 박막트랜지스터와, 각 열의 박막트랜지스터의 각각의 소스에 공통으로 접속되어 형성된 데이터버스와, 각 행의 상기 박막트랜지스터의 각각의 게이트에 공통으로 접속되어 형성된 게이트버스와, 한쪽의 면이 상기 화소전극의 배열과 접속해서 상기 투명화소전극의 대략 전체면에 걸쳐서 형성된 절연층을 포함하는 액정표시소자의 액티브 매트릭스 구조에 있어서, 상기 데이터버스의 각각은, 0.5~10중량%의 크롬을 함유하는 폴리브덴합금층을 적어도 포함하는 것을 특징으로 한다.

또한, 본 발명의 제2 측면에 따른 액정표시소자의 액티브 매트릭스 구조는, 투명기판과, 상기 투명기판상에 매트릭스형상으로 배열형성된 투명화소전극과, 상기 투명화소전극에 각각 접속된 드레인을 가지고, 매트릭스형상으로 배열된 박막트랜지스터와, 각 열의 박막트랜지스터의 각각의 소스에 공통으로 접속되어 형성된 데이터버스와, 각 행의 상기 박막트랜지스터의 각각의 게이트에 공통으로 접속되어 형성된 게이트버스와, 한쪽의 면이 상기 화소전극의 배열과 접속해서 상기 투명화소전극의 대략 전체면에 걸쳐서 형성된 절연층을 포함하는 액정표시소자의 액티브 매트릭스 구조에 있어서, 상기 게이트버스의 각각은 0.5~10중량%의 크롬을 함유하는 폴리브덴합금층을 적어도 포함한 것을 특징으로 한다.

또한, 본 발명의 제3 측면에 따른 액정표시소자의 액티브 매트릭스 구조는, 투명기판과, 상기 투명기판상에 매트릭스형상으로 배열형성된 투명화소전극과, 상기 투명화소전극에 각각 접속된 드레인을 가지고, 매트릭스형상으로 배열된 박막트랜지스터와, 각 열의 상기 박막트랜지스터의 각각의 소스에 공통으로 접속되어 형성된 데이터버스와, 각 행의 상기 박막트랜지스터의 각각의 게이트에 공통으로 접속되어 형성된 게이트버스와, 한쪽의 면이 화소전극의 배열과 접속해서 상기 투명화소전극의 대략 전체면에 걸쳐서 형성된 절연층을 포함하는 액정표시소자의 액티브 매트릭스 구조에 있어서, 상기 데이터버스의 각각은 적어도 균질치밀막 구조(homogeneous densified film structure)의 폴리브덴층과, 이 폴리브덴층 위에 적층된 알루미늄층을 포함한 것을 특징으로 한다.

상기 제1, 제2 측면에 따른 구성에 의하여 데이터버스나 게이트버스를 Mo-Cr 합금으로 형성함으로써, 기판에 대한 부착성이나 패턴 가공성을 향상시킬 수 있고, 또한 미세패턴 가공에 적합하다.

상기 제3 측면에 따르면, 후술하는 바와 같이 질소가스를 혼합한 스퍼터링 가스에 의해서 폴리브덴막을 형성하는 경우에는 질소가스의 혼합비의 증가에 의해 막조성을 균질화되고 치밀화된 폴리브덴막으로 형성함으로써 예칭속도를 저감하고, 패턴 단면형상에 데이터를 형성하는 가공의 재현성을 높게 할 수 있다.

(실험 1)

제3도 내지 제6도의 액정표시소자를 액티브 매트릭스 구조에 있어서, 광차단층(16), 용량전극(17), 용량버스(29), 데이터버스(11), 게이트버스(13) 등에 사용하는 금속박막으로서 이하와 같이 폴리브덴-크롬합금막을 형성하여 평가하였다.

소결법에 의해 0~10중량% Cr을 함유한 Mo 타겟을 제조하여, 각류 마그네트론 스퍼터링 장치에 의해 막을 퇴적하였다. 스퍼터링을 위한 전력은 800W이고 스퍼터링 분위기의 Ar 압력은 3.0m Torr로 유지하였다. 막의 퇴적속도는 Cr의 함유량에 의존하지 않고 순 Mo인 경우의 속도와 동일하였다.

먼저, 기판에 대한 폴리브덴-크롬합금막의 부착성을 검토하였다. 기판을 특별히 가열하지 않고, 3 μ m의 막두께로 유리, 스테인레스 및 Si 기판상에, 폴리브덴-크롬(이하, Mo-Cr,로도 표시하고, 여기서 X는 크롬의 조성비를 표시한다)을 퇴적시켰다. 커터(cutter)에 의해 기판을 사각형상으로 각각 절단하여 테이프 박리테스트를 행하였다. 그결과, 순 Mo인 경우, 어느 기판에서도 용이하게 박리되었으나, Cr을 함유한 폴리브덴막인 경우에는 영백하게 박리하기 어렵게 되었다. 0.5% Cr 함유량에서는 특히 부착성이 불량한 유리 및 스테인레스 기판상에서는 박리가 발생했으나, Si 기판에서는 확인되지 않았다. 3% 이상의 Cr을 함유한 경우에는 어느 기판에 대해서도 테이프에 의한 박리는 확인되지 않았다.

다음에, 폴리브덴크롬합금막의 패턴 가공성을 실험하기 위하여 순 Mo의 경우와 마찬가지로 질산을 함유한 용액의 AI 에칭액을 사용해서 습식에칭가공을 행하였다. 150℃로 가열된 기판상에 막두께 0.3 μ m로 시료를 형성하였다. SEM(주사전자 현미경)으로 관찰한 결과, 순 Mo인 경우에는 직사각형 단면으로 패턴이 형성되었으나, Cr 함유량의 증가와 함께 에칭의 등방성이 증가하고, 5% Cr인 경우에는 패턴의 측면은 약 45°의 각도로 형성되어 있었다. 이 구성은 미세배선에는 불리한 패턴형상이나, 습식에칭을 적용하는 영역에서는 거의 문제가 발생하지 않는다. 그리고, Cr 함유량 10%의 시료에서도 잔사(殘渣)는 전혀 확인되지 않고, 또 에칭속도도 이 조성범위에서는 거의 동일하였다. 즉, 순 Mo의 경우와 마찬가지로의 방식으로 AI 에칭액을 사용한 습식에칭에 의해 폴리브덴크롬합금막을 패턴화할 수 있다는 것을 알 수 있었다.

한편, 건식에칭의 경우에는 폴리브덴합금박막에 함유된 Cr에 의해 CF₄ 등 불소계 가스에 대한 내성을 현저하게 개선할 수 있다. 제7도에 그 일례를 표시한다. 도면에 있어서, 가로축은 Mo 함유박막층의 Cr 함유량(중량%)이고, 세로축은 에칭속도(mm/분)이다. 도면에 도시한 바와 같이, Cr의 함유량의 증가에 따라, 에칭속도는 순 Mo의 에칭속도의 1/4 정도로 저하하고, 다른 재료와의 선택비율 고려하면, 사실상 이 계통의 에칭가스 패턴화는 곤란하게 된다. 반대로 상기의 에칭가스에 의해서 절연막을 선택적으로 제거하여 윈도우를 형성하면, Cr을 함유하는 Mo 배선패턴은 약간의 침식에 그치는 것이 가능하게 된다. 한편, 산소를 함유하는 염소계 가스를 사용하는 경우에는, 순 Mo의 에칭속도에 비교해서 Cr의 함유에 의해 에칭속도는 마찬가지로 약간 저하하나, CF₄계 가스를 사용한 경우

와 같이 애칭속도가 현저하게 저하되지 않는다. 따라서, 염소계 가스를 패턴공예 사용되는 일이 가능하며, 미세배선공예에는 지장이 발생하지 않았다. 즉, 두체이가스 공급계를 절환함으로써 막의 전사예칭을 행할 수 있고 또한 역으로 예칭내성을 향상시킬 수 있다. 또한 단순한 산소플라즈마에 의한 예칭에서는, 순 Mo막의 경우에 비해서 Cr의 함유에 의해 산화되는 정도가 낮아지고, 폴리브덴 크롬합금막의 내산화성이 향상되었다.

Mo에 Cr을 첨가함에 따라서, 전기저항은 단조롭게 증가한다. 상기 조건에서 제작한 순 Mo막은, 비저항이 $10 \sim 15 \mu\Omega \cdot \text{cm}$ 정도로 되고, Cr의 함유량이 5%인 경우에는 비저항이 $30 \mu\Omega \cdot \text{cm}$ 로 되고, Cr의 함유량이 10%인 경우에는 비저항이 $40 \mu\Omega \cdot \text{cm}$ 정도로 되고, 이것은 Cr이나 Ta 배선과 대략 동등한 저항률이 되었다. 이것은 배선재료로서 Mo의 장점을 상실하는 것이므로 크롬의 함유량을 10% 이하로 유지하는 것이 바람직하다.

상기한 설명으로부터, 크롬이 0.5~10중량% 함유되는 폴리브덴크롬합금막은, 액정표시소자에 있어서의 각종버스라인(11), (13), (29), 광차단층(18), 유지용 용량전극(17)등에 사용되는 바람직한 재료이다. 또 이와 같은 폴리브덴크롬합금의 층과 ITO층을 적층해서 버스라인을 구성함으로써 각각의 버스라인(11), (13), (29)의 저항을 한층더 감소시킬 수 있다.

(실험 11)

액정표시패널을 대형화하고 또한 고정세화함에 따라, 액티브배선의 전기저항이 화면의 표시특성의 균일성에 중대한 영향을 주고 있다. 예를들면, 배선재료의 비저항이 $10 \sim 20 \mu\Omega \cdot \text{cm}$ 정도인 경우, 화질의 표시가 만족스러운 패널은 이것해야 10인치 정도이다.

따라서, 전기저항이 낮은 알루미늄을 액티브배트릭스의 배선으로서 사용하는 것이 바람직하다. 그러나, 상기와 같이 알루미늄박막은 내열성이 나쁘고, 250°C 정도의 가열에 의해 Al의 입자가 거칠어져, 힐록(hill lock)이 발생하기 쉽다. 따라서, 알루미늄을 하층배선에 사용하는 경우, 재조프로 세스상의 재막이 임계해진다. 또한, 두영도전막인 ITO와 직접 접촉해서 알루미늄층을 형성한 경우, 상기와 같이 전기화학적 효과에 의해 ITO의 화학적 내성이 약화될과 동시에, ITO와 알루미늄의 전기적 접촉은 불량하기 때문에 접촉저항은 시간이 경과함에 따라 열화된다. 이와 같은 문제점을 해결하기 위하여 하층금속층으로서 Al층을 형성한 경우에는, 그 표면을 상기의 MoCr, 박막으로 피복하고, 또한 ITO층과 Al층을 적층하는 경우에는, ITO층과 Al층 사이에 MoCr층을 개재시킨다.

0.5~10중량%의 Cr을 첨가한 상기의 MoCr, 박막은, 실리콘질화막이나 ITO막에 대해서 점착성이 양호하다는 것을 알 수 있었다. 또한, Al 애칭액으로 MoCr_x 박막을 용이하게 애칭할 수 있고, 애칭에 의해 패턴화된 적층막은 기판의 방향으로 완만하게 경사진 측면을 가지고 있다. 따라서, MoCr, 박막과 Al막을 적층함으로써, 액티브배트릭스구조에서 Al의 단점을 충분히 보충하는 것이 가능하게 된다.

제8도는 MoCr_x와 Al층에 의해 게이트버스(13)와 데이터버스(11)를 형성하고 또한 역스태거 TFT의 구조를 채용한 경우의 액티브배트릭스구조에 대한 1개의 TFT 근처의 단면을 표시한다. 이 액티브배트릭스구조를 이하의 순서로 형성하였다.

먼저, 유기기판(10)상에 Al을 $0.1 \mu\text{m}$ 의 두께와, Cr을 1중량% 함유하는 몰 $0.05 \mu\text{m}$ 의 두께로 연속해서 퇴적하고, 포토레지스트패턴을 형성한 후, 통상의 Al 애칭액, 즉 질산을 함유하는 인산액에 의해 적층막을 선택적으로 애칭하고, 게이트전극(13G), 게이트버스(13), 신호유지용 용량전극(17) 및 신호유지용 용량버스(29)를 형성하였다. 따라서, 게이트버스(13)는, 제8도에 표시한 바와 같이, 알루미늄층(13)위에 MoCr_x층(13)이 적층된 구조로 되어 있다. 게이트전극(13G), 신호유지용 용량전극(17) 및 신호유지용 용량버스(29)도 게이트버스(13)와 마찬가지로의 구조로 되어 있다. 게이트전극(13G)은 광차단층으로서 기능한다. 패턴의 측면의 경사는 약 50° 이며, 이 측면위에 피복되는 막의 단차부에 있어서의 결함을 회피할 수 있었다.

다음에, 게이트절연막(25)인 실리콘질화막, 반도체 봉동층(24)인 비결정 Si 및 봉동층 보호막(21)인 실리콘질화막을 플라즈마 CVD법에 의해 연속적으로 퇴적해서 액티브영역을 형성하였다. Al 단독으로 게이트층을 형성한 경우, 플라즈마 CVD처리시에 기판의 가열에 의해 힐록이 성장하여 층의 표면이 거칠어지고, 이와 같은 층위에 형성된 TFT의 특성이 열화되고, 단락의 개소가 현저하게 증가하였다. 한편, 상기 적층배선에서는 힐록의 생성은 방지되어 표면은 평활한 그대로였다. 계속해서, 소스(23S), 드레인(24D)으로서 인을 도핑한 비결정 Si를 퇴적하여 패턴화한 후, ITO를 퇴적해서 화소전극(14)을 형성하였다. 또한, Cr을 1중량% 함유하는 Mo를 $0.1 \mu\text{m}$ 의 두께로 퇴적하였고, Al을 $0.4 \mu\text{m}$ 의 두께로 퇴적하였다. 포토레지스트의 패턴을 형성한 후에, 통상의 Al 애칭액에 의해 이 적층막을 선택적으로 연속애칭하여, 화소전극(14)과 드레인(24D)을 정속하는 배선(35), 소스전극(22), 드레인전극(23) 및 데이터버스(11)를 형성하였다. 결과적으로, 데이터버스(11)는 MoCr_x층(11b)위에 알루미늄층(11a)이 적층된 구조를 가지고 있다. 데이터버스(11)와 일체적으로 형성되어 있는 소스전극(22), 배선(35) 및 이것과 일체적으로 형성되어 있는 드레인전극(23)도 데이터버스(11)와 마찬가지로의 구조로 되어 있다. 마지막으로, 보호막으로서 실리콘질화막(36)을 퇴적하고, 퇴적된 실리콘산화막(36)을 선택적으로 제거하여 외부노출단부분을 노출하는 환을 형성하였다.

경사용 소자로 시험한 결과, 화소전극(14)의 ITO와 드레인(24D)의 전기적 접촉은 완전하게 저항성을 나타내고 있었다. 또, 데이터버스(11)와 게이트버스(13)의 저항측정값으로부터 산출한 시어트저항은 각각 0.4Ω 과 0.15Ω 으로 양호한 값을 나타내고, 특히 게이트버스(13)의 시어트저항은 종래의 Cr이나 Ta 배선에 비해서 1자리수 이상의 저감이 이루어지고 있다.

상기 실험에서는 Al층으로서 순 Al을 사용했으나, 어느 정도의 내열성을 필요한 경우, Cr, Ti, Si, Pd, Ni 또는 Mo등의 원소를 첨가해서 내열성이 향상된 Al 합금을 사용해도 된다. 또 실시예에서는 1개의 Al층과 1개의 폴리브덴크롬합금층으로 구성된 1개의 적층배선을 예시했으나, 이와 같은 2층구조 대신에, 예를들면 폴리브덴크롬합금층사이에 Al 또는 Al 합금층을 첨가한 3층구조로 대체하여도

된다.

또한 상기 실험에서는 액스태거 타입의 TFT에 의한 액티브 매트릭스 구조의 경우를 예시했으나, 스테거 타입의 TFT에 의한 액티브 매트릭스 구조에서도 당연히 사용할 수 있다. 이 경우 하층에 형성되는 데이터버스의 저항을 식할 수 있고, 즉 일반적으로 고속을 요하는 데이터버스를 저저항으로 할 수 있기 때문에, 시적층 배선 구조의 도입효과는 특히 현저하다.

(실험 11)

이 실험에 있어서는 상기 실험 11의 MoCr_x 를 사용하는 대신에 몰리브덴막과 알루미늄막을 적층한다. 단, 상기 몰리브덴막은, 종래의 방법과 달리, 질소가스를 혼합한 스퍼터링가스에 의해 형성된다.

몰리브덴막의 형성시에, 일반적으로는 스퍼터링가스로서 아르곤을 사용하나, 질소가스를 스퍼터링가스인 아르곤에 혼합해서 몰리브덴막을 퇴적하는 경우에는, 몰리브덴막의 예칭속도가 저하한다는 것을 알 수 있었다. 질소가스의 혼합비와 예칭속도의 관계를 제9도에 표시한다. 인산을 주성분으로한 일반적인 Al 예칭액에서는 질소가스를 20% 혼합하면, 몰리브덴막의 예칭속도는 아르곤 100%의 경우의 예칭속도의 1/4이 된다.

한편, 예칭에 의한 패턴에지의 측면의 경사각(예칭후에 90° 에 가까운 테이퍼각)은 질소가스의 혼합비가 증가함에 따라서 감소되고, 질소가스 20%의 혼합비에서는 상기 경사각은 등방성예칭으로 얻을 수 있는 45.도는 이루지 못했으나 50. 정도가 되는 것을 알 수 있었다.

스퍼터링가스인 아르곤에 질소가스를 혼합함으로써 나타내는 상기 현상은, 스퍼터링 가스중에 질소가 존재함으로써 질소가스 혼합비의 증가와 함께 형성되는 몰리브덴막의 결정구조가 기동형상에서 균질구조로 변형되어, 막조각이 치밀화되는 것을 촉진시킨다는 사실에 기인한 것으로 생각된다.

실시예 1

유리기판(코닝사제 #7059)을 가열하면서 이 기판에 직류마그네트론 스퍼터링법에 의해서 500Å의 IT0를 퇴적하여 시료기판을 얻는다. 이 시료기판에, 스퍼터링가스로서 사용한 아르곤에 질소(N_2)가스를 10% 혼합해서 몰리브덴막을 100nm 퇴적하였다. 스퍼터링장치는, 타겟에서 50mm 위쪽의 위치에 시료를 설치한 캐리어가 이동되는 스퍼터링시스템(sputter-up system)으로 구성되었다. 몰리브덴 타겟은, 5인치(12.7cm) × 15인치(38.1cm)의 사이즈이고, 그 순도는 99.99% 이상이었다. 시료는 100°C로 가열되었고, 스퍼터링중에도 배면으로 부터 가열해서 그 온도를 유지하였다. 스퍼터링가스는 아르곤(27SCCM($\text{N} \text{ cm}^3/\text{min}$)))과, N_2 가스(3 SCCM)의 혼합가스이며 그 압력은 3.0m Torr로 하였다. 스퍼터링을 위한 전력은, 2.0A, 500V 정도에서 1kW로 하였다. 이 조건에서, 기판의 이동속도를 120mm/min으로 하면 100nm의 몰리브덴막이 퇴적되었다. 계속해서 동일한 스퍼터링장치를 사용해서 몰리브덴막위에 Al을 200nm 퇴적하였다. Al막은 스퍼터링하기 위한 조건은 다음과 같다. 스퍼터링은 3.0mTorr의 압력하에서 30 SCCM이 유지되는 아르곤이었으며, 스퍼터링을 위한 전력은 6.0A에서 3kW이었고, 기판은 120mm/min의 속도로 이동하였고 또한 100°C로 가열되었다.

이상의 조건에서, 유리웨이퍼 기판상에 IT0(50nm), 몰리브덴(100nm), Al(200nm)의 순서로 퇴적된 3층막을 형성하였다. 이 구성은, LCD 매트릭스의 버스배선저항을 저감시키기 위하여 의도되고, 또한 IT0에 직접 Al을 적층한 경우에 발생하는 전지작용에 의해 IT0의 부식손상을 방지하기 위하여 사용된다.

배선패턴을 습식예칭에 의해 형성하기 위하여, 양극형의 포토레지스터(시프레이사제 마이크로포진 1400-31)를 스퍼터에 의해서 $1.5\mu\text{m}$ 도포하고, 마스크노광에 의해서 소정의 배선패턴을 배어칭하고, 2배로 묶게 한 현상액(시프레이사제 MF-312)에 의해서 사워현상하였다. 이 현상액은, 아민계의 상당한 강도의 알칼리성이며, 종래의 스퍼터링가스로서 아르곤 100%로 퇴적한 몰리브덴막에서는, 현상시에 하층의 IT0를 손상하는 장애가 발생한다. 그 이유로서는, 포토레지스트가 남지 않은 영역, 즉 배선부여외의 영역에서는, Al회적막의 민출등의 결함이나 단차부에서의 Al의 거치된 부분을 통하여 침입한 현상액이, 기동형상 다결정의 몰리브덴막을 통과해서 하층의 IT0에 까지 도달하여 Al층과 IT0 사이의 전지작용에 의해서 순간적으로 광범위한 IT0를 부식시키기 때문이라고 생각된다.

본 발명에 의한 N_2 혼합(본 실험예의 경우는 10%)의 스퍼터링가스로 퇴적한 몰리브덴막에서는, 현상 처리시에 IT0층의 부식손상은 발생하지 않았다. 또한, 희석하지 않은 원액의 현상액을 사용하여 시료의 Al막이 거의 용해할때까지 침지해도, IT0층의 손상은 전혀 확인되지 않고, 몰리브덴의 막구조가 치밀화되어, IT0의 부식손상의 방지에 현저한 효과가 있다는 것을 알 수 있었다.

포토레지스터패턴을 형성한 후, 120°C에서 10분동안 하드베어링처리를 한 다음에, 인산 : 초산 : 질산 = 20 : 3 : 1의 비율로 구성된 예칭액에 의해서 Al막과 몰리브덴막을 연속해서 예칭가공하였다. 이 예칭공정에 있어서는 상기한 현상액의 침입과 마찬가지로 이유에 의해, 종래의 아르곤 100%로 퇴적한 몰리브덴막의 경우에는 IT0층의 부식손상이 보다 높은 빈도로 발생했으나, 본 실시예에 있어서는 IT0층의 부식손상은 상기 현상액의 경우와 마찬가지로 전혀 없었다.

또한, 단면을 관찰하면, 아르곤 100%에서는, 제10도에 표시한 바와 같이, 패턴에지의 측면은 몰리브덴막(43)의 사이드예칭에 의한 오버행의 형상이 되나, N_2 가스를 10% 혼합한 본 실시예의 몰리브덴막(44)의 경우에는, 제11도에 표시한 바와 같이, 몰리브덴막(44)과 Al막(45)은 스무드하게 연속된 경사가 되어, 테이퍼형상의 패턴단면이 얻어졌다. 이것은 N_2 의 혼합가스에 의해서 예칭속도가 저하해서, Al막(45)의 예칭속도에 가까워졌다는 것, 막구조가 균질하고 치밀화 되어 있다는 것을 표시한다. 본 실시예에서는 N_2 가스와 혼합비가 10%이기 때문에, 상기 패턴단면의 테이퍼각은 60° 정도였으나, N_2 혼합비를 증가하면 하층의 몰리브덴막(44)의 테이퍼각을 더욱 저감시킬 수 있다.

실시예 2

유리기판(코닝사제 #7059)상에, 아르곤가스에 N_2 를 20% 혼합한 스퍼터링가스를 사용해서 물리브덴을 1000 Å 퇴적하였다. 스퍼터링장치는 실시예 1의 경우와 마찬가지로 직류마그네토크로믹에 의한 스퍼터링 시스템을 사용하였다. 타겟도 실시예 1과 마찬가지로 5인치×15인치사이즈이고, 그 순도는 99.9% 이상이었다. 시료는 100℃로 가열되었고, 스퍼터링중에도 그 온도를 유지하였다. 스퍼터링가스는, 아르곤(24 SCCM)과 N_2 (6 SCCM)의 혼합가스이며, 그 압력은 0.0mTorr로 하였다. 스퍼터링을 위한 전력은, 2.0A, 500V에서 1kW로 하였다. 캐리어이동속도를 120mm/min으로 해서 100nm의 물리브덴을 유리기판상에 퇴적한 후, 연속해서 스퍼터링가스를 아르곤 100%로 변경해서, 다시 물리브덴막을 100nm 퇴적하였다. 스퍼터링조건은, 아르곤가스(30SCCM)로 구성되었고, 그 압력은 0.0mTorr이었고, 전력은 2.0A, 400V에서 800W로 하였다. 이 물리브덴의 2층의 적층막에 양극형 포토레지스트에 의해 배선패턴을 프린트하고, 인산 : 초산 : 질산=20 : 3 : 1의 비율을 가지는 에칭액을 사용해서 에칭가공하였다. 배선패턴의 단면형상을 SEM(주사전자현미경)으로 관찰하면, 제12도에 표시한 바와 같이, 하층의 물리브덴막(44)은 테이퍼에칭되고, 상층의 물리브덴막(43)은 거의 수직에 가까운 형상이 되었다. 이 적층막의 전기저항은, 사이트저항으로부터 환산하면 $2.8 \times 10^{-4} \Omega \cdot \text{cm}$ 이었다. 한편, N_2 가스를 20% 혼합해서 스퍼터링한 물리브덴막 분일 경우는 $7.0 \times 10^{-4} \Omega \cdot \text{cm}$ 가 되므로, 2층구조에 의해서 저항율을 1/2 이하로 저감시킬 수 있었다.

본 실시예의 결과로부터, 스퍼터링가스중에서 N_2 가스의 혼합비율을 제어함으로써, 배선저항의 증가를 억제하면서 에칭가공으로 패턴단면에 테이퍼각을 형성하는 것이 가능하게 된다. 즉, 본 발명에 의하면 스퍼터링의 퇴적의 초기에는 스퍼터링 가스중에서 N_2 가스혼합비를 높이고, 스퍼터링막의 성장에 따라서 N_2 가스의 혼합비를 저하시킴으로써, 제13도에 도시한 바와 같이, 완만한 테이퍼를 부여할 수 있고, 또한, 배선저항의 증가를 억제할 수 있다. 또, 3단계, 5단계로 필요에 따라서 N_2 혼합비를 변화시키거나 연속해서 N_2 혼합비를 변화시킴으로써, 습식에칭 가공에 의해서 완만한 테이퍼형상을 가진 물리브덴막(44)의 적층막으로 이루어진 스퍼터링 물리브덴막의 배선패턴을 형성할 수 있다. 그 결과, 상층배선의 단선이나 파복한 절연막의 내압저하 등의 다층배선구조의 결함의 발생의 효과적으로 방지할 수 있다.

이상 상세하게 설명한 바와 같이, 스퍼터링가스에 질소가스를 혼합한 스퍼터링가스를 사용해서 물리브덴막을 스퍼터링법에 의해서 퇴적하여 형성하면, 테이퍼가공이 어려웠던 물리브덴스퍼터링막을 균질의 치밀한 막구조로 함으로써 에칭속도를 저감하고, 패턴단면형상에 테이퍼를 형성하는 가공의 재현성을 높게 얻을 수 있다.

또, 물리브덴 퇴적막의 성장에 따라서 질소가스의 혼합비를 감소함으로써 패턴단면의 테이퍼가공의 각도를 저감시킬 수 있고, 상층의 배선이나 절연막의 단차에 기인하는 결함의 방지가 가능해진다.

(57) 청구의 범위

청구항 1

투영거판과, 상기 투영거판상에 매트릭스형상으로 배열형성된 투영화소전극과, 상기 투영화소전극에 각각 접속된 드레인을 가지고, 매트릭스형상으로 배열형성된 박막트랜지스터와, 각 열의 상기 박막트랜지스터의 각각의 소스에 공통으로 접속되어 형성된 데이터버스와, 각 행의 상기 박막트랜지스터의 각각의 게이트에 공통으로 접속되어 형성된 게이트버스와, 한쪽의 면이 상기 화소전극의 배열과 접속해서 상기 투영화소전극의 대략 전체면에 걸쳐서 형성된 절연층을 포함하는 액정표시소자의 액티브매트릭스구조에 있어서, 상기 데이터버스의 각각은, 0.5~10중량%의 크롬을 함유하는 물리브덴합금층을 적어도 포함하는 것을 특징으로 하는 액정표시소자의 액티브매트릭스구조.

청구항 2

제1항에 있어서, 상기 데이터버스의 각각은, 상기 물리브덴합금층을 적층한 인듐주석산화물(ITO)층을 포함하는 것을 특징으로 하는 액정표시소자의 액티브매트릭스구조.

청구항 3

제2항에 있어서, 상기 데이터버스의 각각은, 상기 인듐주석산화물층과 알루미늄층 사이에 상기 물리브덴합금층을 합치하도록 적층된 알루미늄층을 포함하는 것을 특징으로 하는 액정표시소자의 액티브매트릭스구조.

청구항 4

투영거판과, 상기 투영거판상에 매트릭스형상으로 배열형성된 투영화소전극과, 상기 투영화소전극에 각각 접속된 드레인을 가지고, 매트릭스형상으로 배열된 박막트랜지스터와, 각 열의 상기 박막트랜지스터의 각각의 소스에 공통으로 접속되어 형성된 데이터버스와, 각 행의 상기 박막트랜지스터의 각각의 게이트에 공통으로 접속되어 형성된 게이트버스와, 한쪽의 면이 상기 화소전극의 배열과 접속해서 상기 투영화소전극의 대략 전체면에 걸쳐서 형성된 절연층을 포함하는 액정표시소자의 액티브매트릭스구조에 있어서, 상기 게이트버스의 각각은, 0.5~10중량%의 크롬을 함유하는 물리브덴합금층을 적어도 포함하는 것을 특징으로 하는 액정표시소자의 액티브매트릭스구조.

청구항 5

제4항에 있어서, 상기 게이트버스의 각각은, 상기 물리브덴합금층을 적층한 알루미늄층을 포함하는 것을 특징으로 하는 액정표시소자의 액티브매트릭스구조.

청구항 6

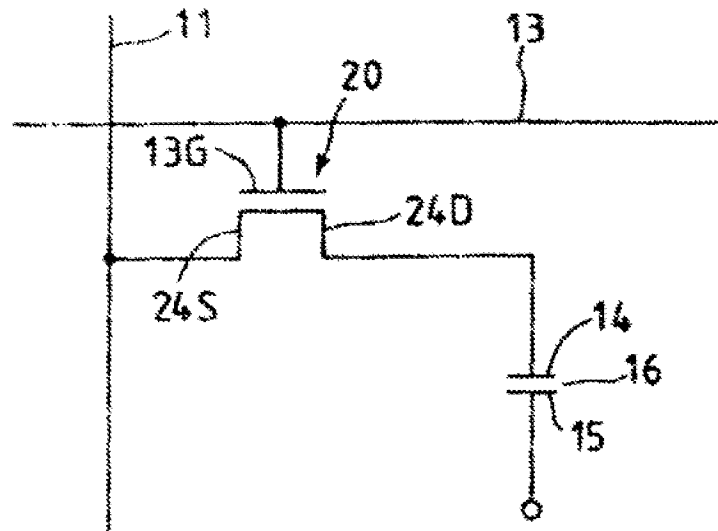
후면거판과, 상기 후면거판상에 매트릭스형상으로 배열형성된 후면화소전극과, 상기 후면화소전극에 각각 접속된 드레인을 가지고, 매트릭스형상으로 배열된 박막트랜지스터와, 각 행의 상기 박막트랜지스터의 각각의 소스에 공통으로 접속되어 형성된 데이터버스와, 각 행의 상기 박막트랜지스터의 각각의 게이트에 공통으로 접속되어 형성된 게이트버스와, 한쪽의 면이 상기 화소전극의 배열과 겹쳐서 상기 후면거판의 대략 전체면에 걸쳐서 형성된 절연층을 포함하는 액정표시소자의 액티브 매트릭스구조에 있어서, 상기 데이터버스의 각각은, 적어도 균질치밀막구조(homogeneous densified film structure)의 폴리브덴층과, 이 폴리브덴층위에 적층된 알루미늄층을 포함하는 것을 특징으로 하는 액정표시소자의 액티브 매트릭스구조.

청구항 7

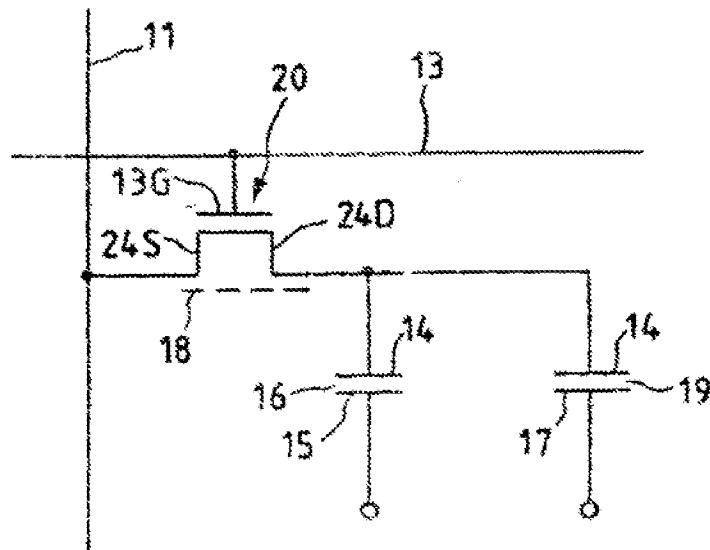
제6항에 있어서, 상기 데이터버스의 각각은, 상기 알루미늄층과 인듐주석산화물층 사이에 상기 균질치밀막의 폴리브덴층을 형성하도록 적층된 인듐주석 산화물층을 포함하는 것을 특징으로 하는 액정표시소자의 액티브 매트릭스구조.

도면

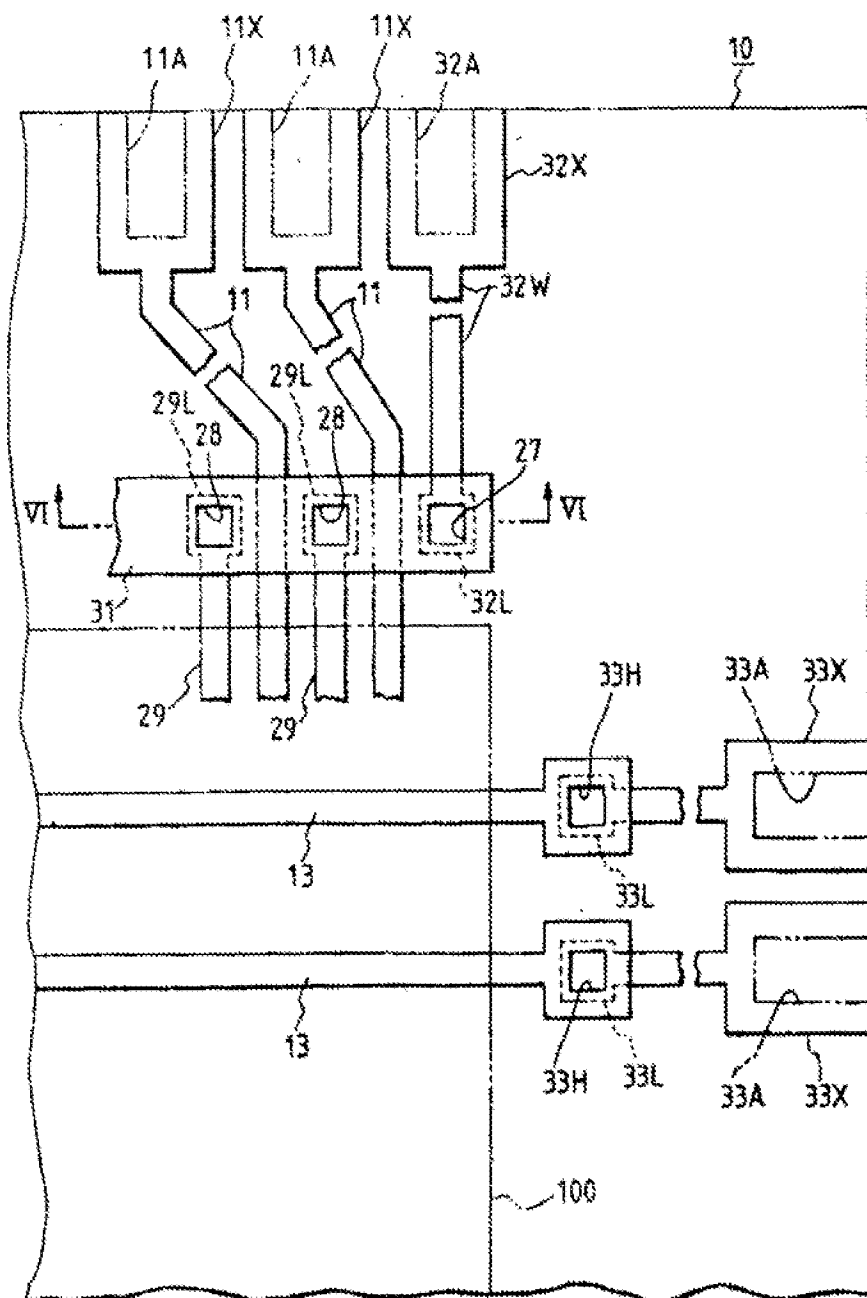
도면1



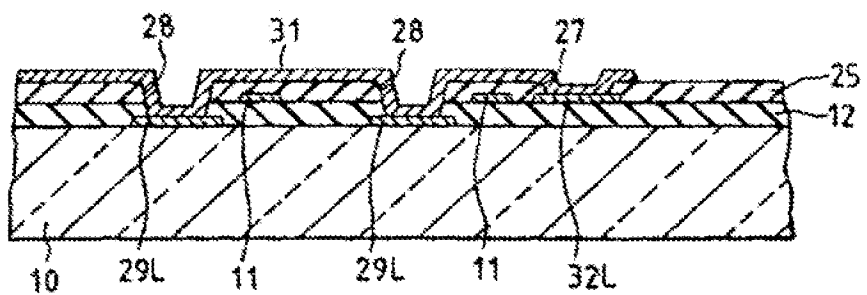
도면2



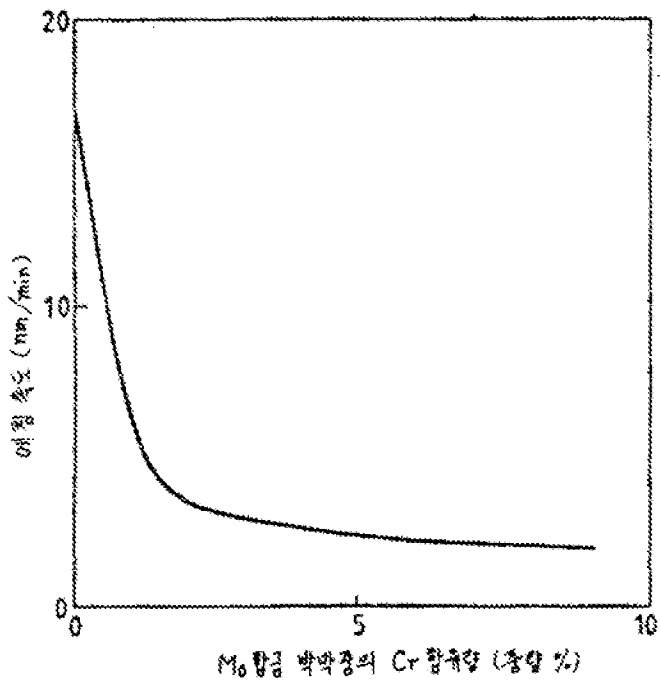
509



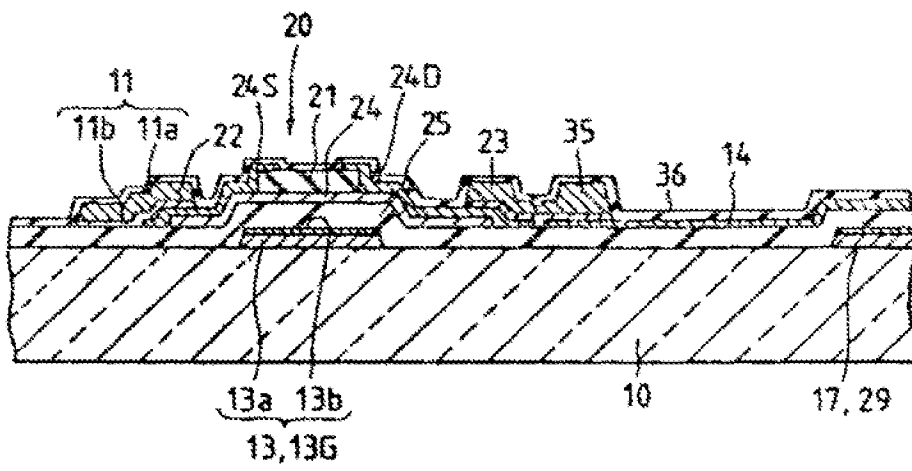
556



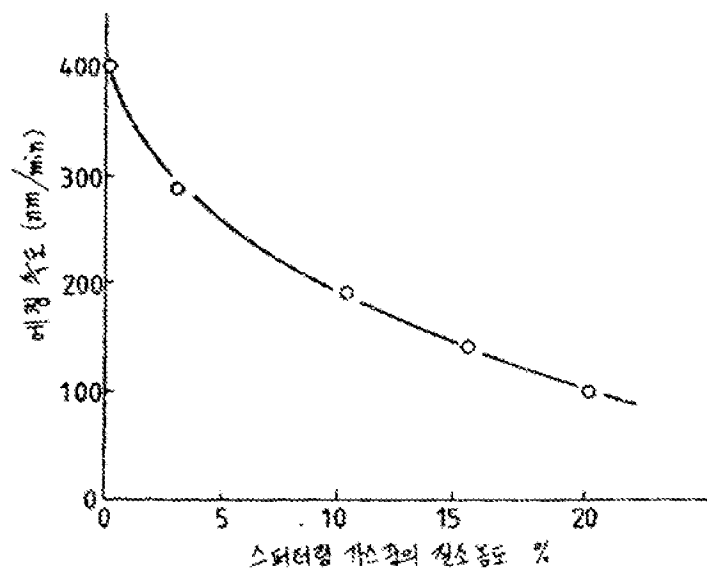
도 7



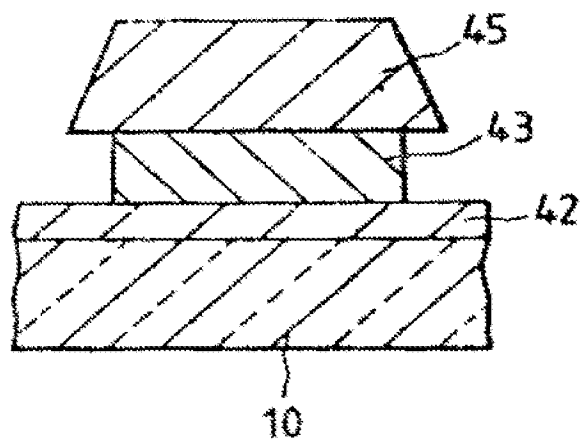
도 8



도 9



도 10



도 11

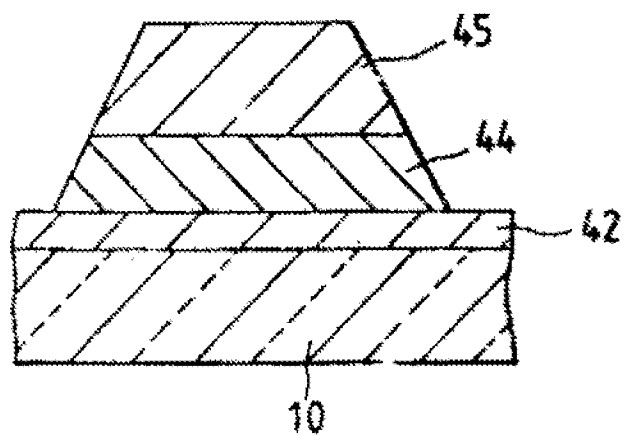


FIG 12

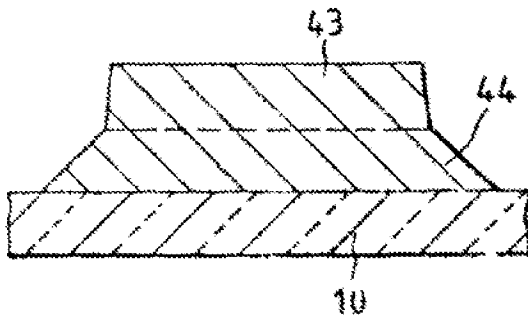


FIG 13

